PAT-NO:

JP361023346A

DOCUMENT-IDENTIFIER: JP 61023346 A

TITLE:

ELECTRONIC COOLING LOW NOISE AMPLIFIER

PUBN-DATE:

January 31, 1986

INVENTOR - INFORMATION:

NAME

IWAKUNI, MIKIO ARAI, MEGUMI HAMABE, TSUYOSHI SAITO, TOSHIYUKI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

FUJITSU LTD

N/A

APPL-NO:

JP59144000

APPL-DATE:

July 11, 1984

INT-CL (IPC): H01L023/12, H01L023/36 , H01L029/80

US-CL-CURRENT: 257/712, 257/930 , 257/E23.082

#### ABSTRACT:

PURPOSE: To prevent the temperature of an FMT chip from rising and to

improve a cooling efficiency by setting up an electronic cooling device to cool

a ceramic substrate directly.

.CONSTITUTION: An electrnic cooling device 25 in a triple module construction

using a Peltier effect cools directly the back of a ceramic substrate 28 and

diffuses heat taken throughout a case 27 through a radiating fin 26.

ceramic substrate 28 with an amplification circuit 21 on it is directly cooled

by the thermoelectric device 25, a heat capacity and a substrate area

6/22/05, EAST Version: 2.0.1.4

of a

cooling part can be made far smaller than those of a conventional
device. Heat

flowing into a **cooling** part through an in-out terminal from the outside is

shutoff by the ceramic **<u>substrate</u>** 28. Consequently a **<u>cooling</u>** capacity can be

improved sharply. A much better effect can be obtained by mounting an FET chip

on a mounting part, in which such a metal plate as copper is embedded, of an

FET chip 29 of the ceramic substrate 28.

COPYRIGHT: (C) 1986, JPO&Japio

6/22/05, EAST Version: 2.0.1.4

#### ⑲ 日本国特許庁(JP)

⑪特許出願公開

## ⑫ 公 開 特 許 公 報 (A) F

昭61-23346

@Int\_Cl\_4

識別記号

庁内整理番号

❸公開 昭和61年(1986)1月31日

H 01 L 23/12

23/36 29/80 7357-5F

6616-5F 7925-5F

審査請求 未請求 発明の数 1

1 (全3頁)

69発明の名称

電子冷却低雜音增幅器

②特 願 昭59-144000

②出 願 昭59(1984)7月11日

⑦発明者 岩国 ⑩発明者 新居 幹夫恵

川崎市中原区上小田中1015番地川崎市中原区上小田中1015番地

富士通株式会社内富士通株式会社内

⑩発 明 者 浜 部

剛志

川崎市中原区上小田中1015番地

富士通株式会社内

の発明 者 斉藤

俊 幸

川崎市中原区上小田中1015番地 川崎市中原区上小田中1015番地

F地 富士通株式会社内

 ⑪出 願 人 富 士 通 株 式 会 社

 ⑫代 理 人 弁理士 玉蟲 久五郎

外1名

#### 明 細 書

# 1. 発明の名称 電子冷却低雑音増幅器

#### 2. 特許請求の範囲

1 セラミック基板上に設けられた FETチップを含む増幅回路を電子冷却装置により冷却する低雑音増幅器において、前記増幅回路に接続する入,出力端子を保持し一開口端が蓋により優われる枠状キャリアを設け、該枠状キャリア内に前記セラミック基板を気密を保つて取り付けるとともに、前記や却装置を、前記セラミック基板を直接冷却するように設けたことを特徴とする電子冷却低雑音増幅器。

2. セラミック基板の FET チップ搭戦部分に金 属板を埋め込んだ特許請求の範囲第 1 項記載の電 子冷却低雑音増幅器。

#### 5. 発明の詳細な説明

#### 〔産業上の利用分野〕

本発明はマイクロ波,ミリ波無線装置に用いられる電子冷却低雑音増幅器に関するものである。

低雑音増幅器の雑音指数低減のためには増幅器を冷却することが有効な手段で、従来から行われている。

#### 〔従来の技術〕

従来の低雑音増幅器の冷却構造では、増幅器の 筐体全体を冷却するようになつている。その 1 例 を第3図に示す。図中、1は増幅回路、2は筐体、 3 は人力側導波管、4 は出力側導波管、5 は電子 冷却装置で、これらは放熱フィン6を有する外箱。 7 内に収納されている。増幅回路1は、金属キャ リア8上のセラミツク基板9に搭載された FETチ ツプ 10 と、セラミツク基板 8 及びセラミック基 板 11 , 12 の 表面に 形成されて FET チップ 10 に 接続する整合回路(図示省略)とより機成されて いる。金属キャリア8は筐体2の底面に形成され た凹部 13 内に設けられ、セラミック基板 11,12 は凹部13の両側で筐体2の底面上に設けられて いる。人力側導波管3及び出力側導波管4は、筐 体 2 に固定された入力端子 14 ( セラミック基板 11 上の回路に接続)及び出力端子 15 (セラミッ

(1)

(2)

ク基板 12 上の回路に接続)にそれぞれ 接続 されている。電子冷却装置 5 はベルチエ効果を利用したもので、本図では 3 段モシュールのものを示している。この電子冷却装置 5 は、筐体 2 の底部を冷却し、寒つた熱を放熱フィン 6 を通し外部に放散させる。

#### 〔 発明が解決しようとする問題点〕

このように、従来の冷却構造では、増幅器の筐体全体を冷却するようになつており冷却部の熱容量,表面積が大きいため、冷却効率が悪かつた。この問題を解決するため増幅部の増幅回路をMIC(モノリシックIC)化する等の小型化が進められてはいるが、この小型化にも限界があつた。
〔問題点を解決するための手段〕

本発明は上述の問題点を解決できる電子冷却低雑音増幅器を提供することを目的としたもので、そのための手段として、セラミック基板上に設けられた FET チップを含む増幅回路を電子冷却装置により冷却する低雑音増幅器において、前記電子冷却装置を、前記セラミック基板を直接冷却する

(3)

管体 22 は、第 2 図に示すような枠状のもので、下部に段付部 30 を有しており、セラミック基板 28 はこの段付部 30 に気密を保つて取り付けられて蓋 31 により密封されている。導波管 23,24 は、この策体 22 に固定されてセラミック基板 28 上の回路に接続する入力端子 32 、出力端子 35 に接続されている。

電子冷却装置 25 は、ベルチェ効果を利用した 3 段モジュール 構造のもので、セラミック基板 28 の 裏側を直接冷却し、奪った熱を放熱フィン 26 を通 し外箱 27 に放散させる。

このように、本発明では、表面に増幅回路が形成されたセラミック基板を電子冷却装置により直接冷却するようになつており、冷却部の熱容量,表面積を従来の筺体を冷却する場合よりはるかに小さくすることができる。また、外部から入,出力端子を通し冷却部に流入する熱はセラミック基板により断熱される。従つて、冷却能力を大幅に向上させることが可能である。

たお、セラミック基板の FET チップ搭載部分に

ように設ける構成を採用している。

#### (作用)

上記構成の採用により、増幅回路を備えたセラミック基板が電子冷却装置により直接冷却され、冷却部の熱容量は低下する。従つて、冷却効率は向上し、FETチップの温度上昇を防止することができる。

#### 〔実施例〕

以下、第1図及び第2図に関連して本発明の実施例を説明する。

第1図は本発明に係る電子冷却低雑音増幅器の 正面図で、図中、21は増幅回路、22は筐体(キャリア)、23は入力側導波管、24は出力側導波 管、25は電子冷却装置で、これらは 放 熱 フィン 26を有する外箱 27 内に収納されている。

増幅回路 21 は、セラミツク基板 28 に搭戦された FET チップ 29 と、セラミツク基板 28 の表面に形成されて FET チップ 29 及び導波管 23 , 24 に接続する整合回路(図示省略)とより構成されて MIC 化されている。

(4)

鋼等の金属板を埋め込んでおき、この上にFETチップを搭載するようにすれば、より優れた効果が得られる。

#### (発明の効果)

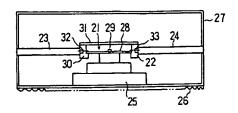
以上述べたように、本発明によれば、冷却能力 を大幅に向上させることができ、雑音指数を低減 することが可能になる。

#### 4. 図面の簡単な説明

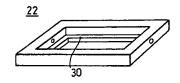
第1図は本発明に係る電子冷却低雑音増幅器の実施例を示す要部正面図、第2図は同筐体の斜視図、第3図は従来の低雑音増幅器の冷却構造を示す正面図で、図中、21は増幅回路、22は枠状の筐体(キャリア)、23は入力側導波管、24は出力側導波管、25は電子冷却装置、28はセラミック基板、29はFETチップ、30は設付部、31は蓋、32は入力端子、33は出力端子である。

特許出顧人 富士通株式会社 代理人 弁理士 玉蟲久五郎(外1名)

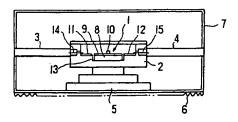
#### 第 1 図



### 第 2 図



#### 第 3 図



# BEST AVAILABLE COPY